

重点課題9でのポスト「京」に対する コデザイン活動報告

広島大学 理学研究科

石川健一

目次

1. コデザイン活動
2. ポスト京関連公開情報
3. 重点課題⑨に関するコデザイン活動

1. コデザイン活動

- RIKEN, R-CCS と FUJITSU によるポスト京計算機開発
- コデザイン活動
 - 重点課題からのターゲットアプリケーションの開発とシステムやソフトウェア開発を連携して開発
 - 9個のターゲットアプリケーション
- 重点課題⑨
 - **LQCD : Wilson-Clover quark ソルバー**

Target Application		
	Program	Brief description
①	GENESIS	MD for proteins
②	Genomon	Genome processing (Genome alignment)
③	GAMERA	Earthquake simulator (FEM in unstructured & structured grid)
④	NICAM+LETK	Weather prediction system using Big data (structured grid stencil & ensemble Kalman filter)
⑤	NTChem	molecular electronic (structure calculation)
⑥	FFB	Large Eddy Simulation (unstructured grid)
⑦	RSDFT	an ab-initio program (density functional theory)
⑧	Adventure	Computational Mechanics System for Large Scale Analysis and Design (unstructured grid)
⑨	LQCD	Lattice QCD simulation (structured grid Monte Carlo)

表：R-CCS 石川裕 (PL) 既発表資料より引用
CCS-QCD ⇒ LQCD 名称変更

1. コデザイン活動

- さまざまな分野のターゲットアプリケーション
- いろいろな特徴がくまなく網羅されている
- それぞれの特徴を網羅することで、使い勝手の良い、汎用的になるようにコデザインができる
- ハードウェアやソフトウェア（コンパイラやミドルウェア）、システムソフトウェア（OSやジョブシステム、IOのシステム）など多岐にわたって重点課題側からの意見や要望を出している。アンケート調査なども行われました。
- 各重点課題間でのアプリ開発や情報交換も行われている。
 - 各重点課題毎： 「重点課題アプリ○数字WG」
 - 全重点課題WGの主催者と富士通・理研R-CCSで議論：「アプリケーション検討会」

2. ポスト京関連公開情報

- 公開情報（1次情報）

- ◆ HPCIコンソーシアム (<https://www.hpci-c.jp/>) NEWSお知らせ (2018年2月2日付のお知らせ)
- ◆ 2018年1月24日に開催された「「京」の運用停止とポスト「京」への以降に関する説明会」配布資料

性能推定
評価環境



ポスト「京」情報公開 & 性能推定および最適化環境 & Early Access Program



- ・ 現在、理研AICS性能シミュレータ利用可能。ただし今まで詳細設計を通してターゲットアプリケーションの性能推定と共に富士通製コンパイラの課題を洗い出し改善してきている。アプリケーション開発者向けにコンパイラが提供されるのは2018年春を予定しているがその成熟度は途上であり、その後コンパイラの改善が行われていく
- ・ 2018年Q2、最適化手引き執筆開始&順次公開予定
- ・ 2020年Q2、Early Access Program開始予定
- ・ 2021年Q1/Q2、一般利用開始予定



理化学研究所計算科学研究機構

2

2. ポスト京関連公開情報

- 公開情報（1次情報）

- ◆ HPCIコンソーシアム (<https://www.hpci-c.jp/>) NEWSお知らせ (2018年2月2日付のお知らせ)
- ◆ 2018年1月24日に開催された「「京」の運用停止とポスト「京」への以降に関する説明会」配布資料

ポスト「京」性能推定公開の性能推定サポートが迅速な環境

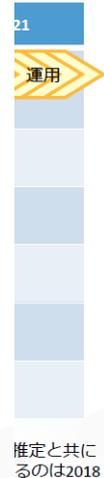


アプリケーション開発者向け協力内容



- **ポスト「京」で、自分のアプリの大まかな性能（小規模並列性能）を知りたい**
 - FX100でのプロファイル情報からポスト「京」の並列スレッド性能を推定するツールである、ポスト「京」性能推定ツールを用いた性能推定の方法について説明します。並列スレッド性能とアプリの通信性能モデルを用いて大まかな全体性能を推定します。
- **逐次の小規模なプログラムでもいいので、ポスト「京」での詳細な性能について知りたい。**
 - 理研シミュレータによる性能評価の方法について、説明します。また、最適化の手法等については、情報を提供します。
- **性能よりも、OSの機能やオープンソースソフトウェア(JavaやPerl, python等を含む)の準備状況について知りたい。**
 - 現時点の状況についての情報を提供するとともに、Armv8-Aのサーバーでの実行環境を提供します。これにより、テスト等が可能です。また、現在すでにポーティングされているオープンソースソフトウェア等の情報についても提供します。

性能推定
評価環境



理化学研究所計算科学研究機構

8

「ポスト「京」の性能推定とオープンソースソフトウェアの準備状況」シンポジウム(2019/1/9-10)

2. ポスト京関連公開情報

公開情報（1次情報）

- ◆ HPCIコンソーシアム (<https://www.hpci-c.jp/>) NEWSお知らせ (2018年2月2日付のお知らせ)
- ◆ 2018年1月24日に開催された「「京」の運用停止とポスト「京」への以降に関する説明会」配布資料

ポスト「京」性能評価環境の概要

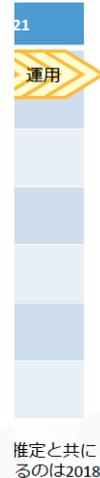


ポスト「京」性能評価環境について



- 理化学研究所では、ポスト「京」向けのアプリケーションの開発に際し、性能改善度の評価や最適化の検討を行いたい方に、ポスト「京」の評価環境を提供します。
- 本評価環境は、理研で設置したサーバにログインして利用するもので、以下のツールが利用可能です。
 - 小規模FX100システムとFX100のプロファイルを用いたポスト「京」性能推定ツール：FX100のプロファイルを用いて、ポスト「京」での大まかなスレッド並列性能推定が可能。
 - 理研が開発したポスト「京」プロセッサ・シミュレータ：
小規模なプログラムの1ノードでの性能について、おおよその実行時間、コンパイルオプションによる実行時間の比較、キャッシュミス率や同時命令実行数などの情報が取得でき、最適化のための情報を得ることができます。（ただし、得られる実行時間は実機性能ではなく、同評価環境での相対的な違いを評価することになります）
 - ポスト「京」向けのコンパイラ
 - 富士通コンパイラ：Fortran, C, C++。ポスト「京」向けの最適化が可能
 - Armコンパイラ：LLVMベースのコンパイラ環境で、Armv8-A + SVE向けのコード生成が可能。C, C++ by Clang, Fortran by Flang
 - Armが開発したSVEエミュレータ：Armサーバー上でSVEの命令をエミュレーションできます。
 - Armサーバー：2018年夏ごろ利用予定です。

並列
。
りた
手法
を含
行環
され



性
評



理化学研究所計算科学研究機構

9

8

2. ポスト京関連公開情報

公開情報（1次情報）

- ◆ HPCIコンソーシアム (<https://www.hpci-c.jp/>) NEWSお知らせ (2018年2月2日付のお知らせ)
- ◆ 2018年1月24日に開催された「「京」の運用停止とポスト「京」への以降に関する説明会」配布資料

ポスト「京」性能評価環境の提供について



ポスト「京」性能評価環境の提供について

？ ポスト京性能評価環境とは

•理化学研究所では、ポスト「京」向けのアプリケーションの開発に際し、性能改善度の評価や最適化の検討を行いたい方に、ポスト「京」の評価環境を提供します。本評価環境は、理研で設置したサーバにログインして利用するもので、Fx100のプロファイルを用いたポスト「京」性能推定ツール、ポスト「京」向けのコンパイラと理研が開発したポスト「京」プロセッサ・シミュレータで構成されます。並列スレッド性能とアプリの通信性能モデルを用いて大まかな全体性能が推定できます。さらに、ポスト「京」プロセッサ・シミュレータの利用により小規模なプログラムの1ノードでの性能について、おおよその実行時間、コンパイルオプションによる実行時間の比較、キャッシュミス率や同時命令実行数などの情報が取得でき、最適化のための情報を得ることができます。（ただし、ご提供する評価環境は、実行時間は実機性能ではなく、同評価環境での相対的な違いを評価するためのものであるため、他プラットフォームとの性能比較には不十分なものであることにご留意願います。）

🔥 利用対象者

- H P C I ユーザで、すでにプログラムの開発を進めている方等で、ポスト「京」に向けたプログラムの開発あるいは最適化の計画を持っているグループ
- ※利用にあたっての手続きは、実施課題グループ単位を対象に行います。
- ※システム開発に関係する企業の方には利用いただけません。

重点課題実施機関ならびに萌芽的課題実施機関の方は、すでにアナウンスされている手続きをご利用ください

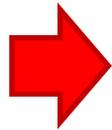
📄 必要な手続き

- ポスト「京」性能評価環境の利用にあたっては、対象プログラムの開発計画書を提出していただき、理研および富士通株式会社との秘密保持契約を締結のうえ、アカウントの申請が必要です。
- また、今後のポスト「京」プロジェクトへのフィードバックのため、利用後は実施報告書の提出をお願い致します。
- 利用を希望される方、より詳細な情報を知りたい方は、以下の問い合わせ先までご連絡ください。

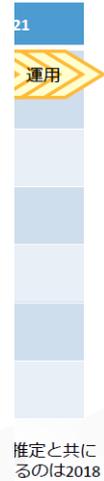
📧 本件に関する問い合わせ先

- postk-dev-support@riken.jp (理化学研究所 計算科学研究機構 フラッグシップ2020プロジェクト 性能評価環境担当)

利用申請手続き



並列化の
環境です。
プロ
並列
。並列
りた
比較、
し、得ら
手法
を含
- by
きます。
行環
され
推定と共
にの2018



2. ポスト京関連公開情報

• 公開情報（1次情報）

- ◆ 理研 計算科学研究センター(R-CCS) (<https://postk-web.r-ccs.riken.jp/index.html>) 「Post-K Information」

– 開発方針

– 諸元

- ノード
- ストレージ
- プログラミング環境
- システムソフトウェア

– 性能

– 重点課題アプリケーション

– 計画スケジュール

– 関連論文

– 性能評価環境



- 申請方法 (HPCI ヘジャンプ)
- ユーザー登録
- アクセス方法
- ユーザーポータル

理化学研究所
計算科学研究センター
RIKEN Center for Computational Science

Post-K Information

Top Specifications Performance Applications Schedule Publication Perf. Eval. Others

> Top

Overview

The Japanese government launched the FLAGSHIP 2020 project in fiscal year 2014 with the following mission:

- Building the Japanese national flagship supercomputer, the successor of the K computer, which is tentatively named the post K computer, and
- developing a wide range of HPC applications that will run on the post K computer to solve the most pressing societal and scientific issues facing our country.

RIKEN is in charge of co-designing the post K computer and developing applications in collaboration with the Priority Issue institutes selected by the Japanese government, as well as conducting research aimed at facilitating efficient utilization of the post K computer by a broad community of users. Under the co-design concept, RIKEN and the selected institutions are closely collaborating.

NEWS

- Oct.05.2018 - Oct.10 in JST, WEB service unavailable due to power facility maintenance
- Aug.22.2018, Launched.

©2018 RIKEN

についての公開情報があります。

2. ポスト京関連公開情報

- 公開情報（1次情報）

 - ◆ ARMエコシステム ARM64 SVE

 - (<https://developer.arm.com/products/software-development-tools/hpc/sve>)

 - ◆ ここからARM社の公開情報へ到達できる

 - ◆ HPCツールとライブラリ

 - ◆ SVE関連情報

The screenshot shows the ARM Developer website page for 'Arm HPC tools and libraries'. The page title is 'Arm HPC tools and libraries' and the subtitle is 'Explore the Scalable Vector Extension (SVE)'. The navigation menu includes 'Overview', 'Arm HPC products', 'Downloads', 'Porting and tuning', 'Training', 'Help and tutorials', 'Get support', and 'Product enquiries'. The main content area features a search bar and a 'Search' button. Below the search bar, there is a section titled 'More about SVE' and 'Why is SVE is useful for HPC?'. The page also features three main sections: 'Arm C/C++/Fortran Compiler', 'Arm Instruction Emulator', and 'Arm Code Advisor'. Each section has a circular icon and a 'Learn more' button. The 'Arm C/C++/Fortran Compiler' section includes a 'Tutorial' button. The 'Arm Code Advisor' section includes a 'Learn more' button. The page is designed with a clean, modern layout and a color scheme of teal and yellow.

3. 重点課題⑨に関するコデザイン活動

コデザインの取り組み(要NDA)

- 重点課題アプリ⑨ WG体制 (右表)
 - 月に約2回のWG、
 - 富士通・理研・実施機関のメンバーで重点課題⑨のターゲットアプリに関して議論
- アプリケーション検討会
 - 月に約2回
 - 全重点課題WGの主催者と富士通・理研のメンバーで議論
- H27年度
 - 基本設計： 基礎パラメータ
- H28年度：
 - 1月～：詳細設計①
 - 8月～：詳細設計②
- H29年度：
 - 6月～：詳細設計③
- H30年度：
 - ～：詳細設計③
 - 8月～：詳細設計④

課題責任者/ 実施機関コデザイン責任者	青木慎也	(2017/4/11)
R-CCSコデザイン責任者	牧野 淳一郎	
WG座長 (正) (実施機関)	石川 健一 (広島大)	サブ課題A B
WG座長 (副) (R-CCS)	中村 宜文 (R-CCS)	
実務担当者 (実施機関)	石井 理修 (大阪大)	サブ課題A (核力)
	松古 栄夫 (KEK)	サブ課題B (5次元ソルバー)
	金森 逸作 (広島大)	サブ課題A,B (クォークソルバー)
実務担当者 (R-CCS)	石原 陽平 (R-CCS)	サブ課題C (流体)
	富田 浩文 辻 美和子 南 一生 似鳥 啓吾	
実務担当者 (富士通)	三吉 郁夫 井上 晃 青木 正樹	

2018年10月より新メンバー

3. 重点課題⑨に関するコデザイン活動

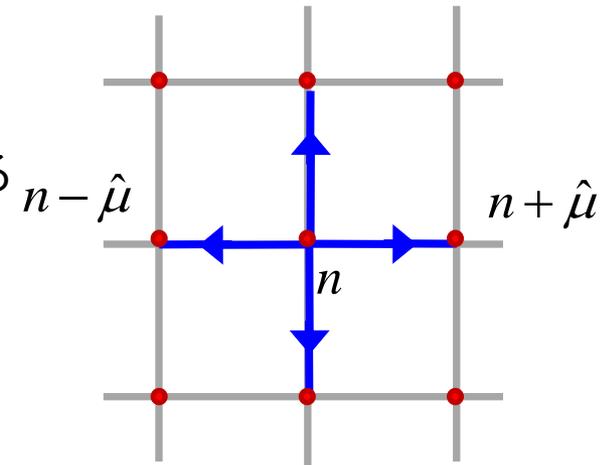
- 格子QCDの場合：ターゲットアプリケーション 特徴

- CCS-QCD : Wilson-Clover クォークソルバー
- 4次元正方格子上的ステンシル計算
- 大規模連立方程式を BiCGStab で解く

$$D_{CL}x = b$$

$$D_{CL}(n, m) = \left(1 - \frac{c_{SW}K}{2} \sigma_{\mu\nu} \hat{G}_{\mu\nu}^{CLOVER}(n) \right) \delta_{n,m} - \kappa \left[\sum_{\mu=1}^4 \left\{ (1 - \gamma_{\mu}) U_{\mu}(n) \delta_{n+\hat{\mu},m} + (1 + \gamma_{\mu}) U_{\mu}^{\dagger}(m) \delta_{n-\hat{\mu},m} \right\} \right]$$

- ステンシル構造は簡単
- メモリバンド幅律速、通信バンド幅律速
- キャッシュがない場合のB/F値 = 約1.8(DP)
- スピノール場は8回、ゲージ場は2回参照される
- キャッシュ機構の利用によりB/F値を下げる
- 単精度加速により B/F値を下げる
- などの工夫が重要



3. 重点課題⑨に関するコデザイン活動

- H27年度： 基本設計： 基礎パラメータ
 - サブ課題ABに必要な不可欠なクォークソルバーのアルゴリズムや実装方法をハードウェア・システムソフトウェアと連携し（コデザイン）、システムパラメータとアプリケーション性能の関係を調べ、性能予測を行った。これらの取り組みの過程において以下の様な提言を行い、また知見を得ることができた。
 - 通信ソフトウェアに対する提言
 - システムソフトウェア(OS)に対する提言
 - コンパイラ最適化に対する提言
 - 計算・通信ハードウェアに対する提言
 - クォークソルバーのアルゴリズムや実装方法についての知見(ベクトル化・並列化・メモリデータレイアウト)
 - 規則格子系の差分方程式のソルバー実装方法についての知見
- H28年度： 1月～：詳細設計①、8月～：詳細設計②
 - クォークソルバー
 - キャッシュチューニングにより、カーネル性能を向上した。
 - スレッドロードインバランス解消のためのノードあたりの格子サイズとループ最適化と全体ノードへのMPIプロセスマッピングの最適化の評価を行っている。
 - 詳細設計②での計算機デザインに対応して上述チューニングコードの性能推定を行っている。
 - 詳細設計②での計算機デザインへの提言（コデザイン）：
 - 通信ソフトウェアと通信ハードウェアについてのコデザイン
 - コンパイラ性能についてのコデザイン
 - 五次元ソルバー（その他のアプリケーション）：
 - 上述のウィルソン型クォークソルバーのカーネル部を用いた5次元ソルバーの実装を行った。
 - 核力コード（その他のアプリケーション）：
 - アルゴリズム検討中

3. 重点課題⑨に関するコデザイン活動

- H29年度：6月～：詳細設計③

- クォークソルバー

- 富士通によるカーネル部のシミュレータでの性能測定とチューニングを行っている。
 - ARMv8 SVE (Scalable Vector Extension) 対応詳細検討
 - 理研版シミュレータの利用ができるようになった (シミュレータNDA)
 - コデザイン報告書 (第2版、2017年12月15日) 作成 (コデザインNDA共有版) コデザインNDA間で情報共有するチューニングガイド

- H30年度：詳細設計③、詳細設計④

- クォークソルバー

- 前年度の評価に基づき、チューニングとシミュレータでの性能評価を繰り返しています。
 - FP16の利用方法について検討しています。
 - 隣接通信のダブルバッファリング法の詳細を検討しています。
 - コデザイン報告書 (第3版、2018年6月29日) 作成：コデザインNDA共有版及び理研シミュレータNDA版を作成しました。各NDAのカテゴリで公開されています。
 - 理研シミュレータNDAを結んだ方へ：性能評価用ツール使用方法やチューニング技法が記載されていますので参考にしてください。ポスト京性能評価環境利用者ポータルからアクセスできます。

おわり

- 理研・富士通・重点課題⑨間のコデザイン活動の報告をしました。
- シミュレータNDA締結によりシミュレータと性能予測ツールが利用できます。コデザイン報告書のガイドを参考にしていただけたらと思います。
- 以上です