

ポスト「京」に対するコデザイン 活動報告

広島大学 理学研究科
石川健一

目次

1. コデザイン活動
2. 重点課題⑨に関するコデザイン活動

1. コデザイン活動

- RIKEN, AICS と FUJITSU による
ポスト京計算機開発
- コデザイン活動
 - 重点課題からのターゲットアプリケーションの開発とシステムやソフトウェア開発を連携して開発
 - 9個のターゲットアプリケーション
- 重点課題⑨
 - **CCS-QCD : Wilson-Clover quark ソルバー**

Target Application		
	Program	Brief description
①	GENESIS	MD for proteins
②	Genomon	Genome processing (Genome alignment)
③	GAMERA	Earthquake simulator (FEM in unstructured & structured grid)
④	NICAM+LETK	Weather prediction system using Big data (structured grid stencil & ensemble Kalman filter)
⑤	NTChem	molecular electronic (structure calculation)
⑥	FFB	Large Eddy Simulation (unstructured grid)
⑦	RSDFT	an ab-initio program (density functional theory)
⑧	Adventure	Computational Mechanics System for Large Scale Analysis and Design (unstructured grid)
⑨	CCS-QCD	Lattice QCD simulation (structured grid Monte Carlo)

表：AICS石川裕（PL）既発表資料より引用

1. コデザイン活動

各アプリケーションのコデザインポイント

Target Application		
Program	Brief description	Co-design
① GENESIS	MD for proteins	Collective comm. (all-to-all), Floating point perf (FPP)
② Genomon	Genome processing (Genome alignment)	File I/O, Integer Perf.
③ GAMERA	Earthquake simulator (FEM in unstructured & structured grid)	Comm., Memory bandwidth
④ NICAM+LETK	Weather prediction system using Big data (structured grid stencil & ensemble Kalman filter)	Comm., Memory bandwidth, File I/O, SIMD
⑤ NTChem	molecular electronic (structure calculation)	Collective comm. (all-to-all, allreduce), FPP, SIMD,
⑥ FFB	Large Eddy Simulation (unstructured grid)	Comm., Memory bandwidth,
⑦ RSDFT	an ab-initio program (density functional theory)	Collective comm. (bcast), FFP
⑧ Adventure	Computational Mechanics System for Large Scale Analysis and Design (unstructured grid)	Comm., Memory bandwidth, SIMD
⑨ CCS-QCD	Lattice QCD simulation (structured grid Monte Carlo)	Comm., Memory bandwidth, Collective comm. (allreduce)

表：AICS石川裕（PL）既発表資料より引用

1. コデザイン活動

- さまざまな分野のターゲットアプリケーション
- いろいろな特徴がくまなく網羅されている
- それぞれの特徴を網羅することで、使い勝手の良い、汎用的になるようにコデザインができる
- ハードウェアやソフトウェア（コンパイラやミドルウェア）、システムソフトウェア（OSやジョブシステム、IOのシステム）など多岐にわたって重点課題側からの意見や要望を行っている。
- 各重点課題間でのアプリ開発や情報交換も行われている。
 - 各重点課題毎： 「重点課題アプリ○数字WG」
 - 全重点課題WGの主催者と富士通・理研で議論： 「アプリケーション検討会」

2. 重点課題⑨に関するコデザイン活動

コデザインの取り組み(要NDA)

- 重点課題アプリ⑨ WG体制 (右表)
 - 月に約2回のWG、
 - 富士通・理研・実施機関のメンバーで重点課題⑨のターゲットアプリに関して議論
- アプリケーション検討会
 - 月に約2回
 - 全重点課題WGの主催者と富士通・理研のメンバーで議論
- H27年度
 - 基本設計： 基礎パラメータ
- H28年度：
 - 1月～：詳細設計①
 - 8月～：詳細設計②

詳細設計②(2016/10/25)

課題責任者/ 実施機関コデザイン責任者	青木慎也	
AICSコデザイン責任者	牧野 淳一郎	
WG座長 (正) (実施機関)	石川 健一 (広島大)	サブ課題A B
WG座長 (副) (AICS)	中村 宜文 (AICS)	
実務担当者 (実施機関)	石井 理修 (大阪大) 松古 栄夫 (KEK)	サブ課題A (核力) サブ課題B (5次元ソルバー)
実務担当者 (AICS)	富田 浩文 辻 美和子 南 一生 似鳥 啓吾	
実務担当者 (富士通)	三吉 郁夫 井上 晃 青木 正樹	

2. 重点課題⑨に関するコデザイン活動

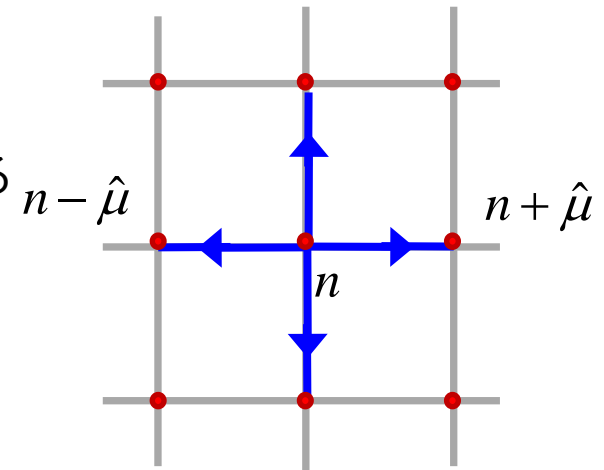
- 格子QCDの場合：ターゲットアプリケーション 特徴

- CCS-QCD : Wilson-Clover クォークソルバー
- 4次元正方格子上的のステンシル計算
- 大規模連立方程式を BiCGStab で解く

$$D_{CL}x = b$$

$$D_{CL}(n, m) = \left(1 - \frac{c_{SW}K}{2} \sigma_{\mu\nu} \hat{G}_{\mu\nu}^{CLOVER}(n) \right) \delta_{n,m} - \kappa \left[\sum_{\mu=1}^4 \left\{ (1 - \gamma_{\mu}) U_{\mu}(n) \delta_{n+\hat{\mu},m} + (1 + \gamma_{\mu}) U_{\mu}^{\dagger}(m) \delta_{n-\hat{\mu},m} \right\} \right]$$

- ステンシル構造は簡単
- メモリバンド幅律速、通信バンド幅律速
- キャッシュがない場合のB/F値 = 約1.8(DP)
- スピノール場は8回、ゲージ場は2回参照される
- キャッシュ機構の利用によりB/F値を下げる
- 単精度加速により B/F値を下げる
- などの工夫が重要



1. コデザイン活動

各アプリケーションのコデザインポイント

Target Application		
Program	Brief description	Co-design
① GENESIS	MD for proteins	Collective comm. (all-to-all), Floating point perf (FPP)
② Genomon	Genome processing (Genome alignment)	File I/O, Integer Perf.
③ GAMERA	Earthquake simulator (FEM in unstructured & structured grid)	Comm., Memory bandwidth
④ NICAM+LETK	Weather prediction system using Big data (structured grid stencil & ensemble Kalman filter)	Comm., Memory bandwidth, File I/O, SIMD
⑤ NTChem	molecular electronic (structure calculation)	Collective comm. (all-to-all, allreduce), FPP, SIMD,
⑥ FFB	Large Eddy Simulation (unstructured grid)	Comm., Memory bandwidth,
⑦ RSDFT	an ab-initio program (density functional theory)	Collective comm. (bcast), FFP
⑧ Adventure	Computational Mechanics System for Large Scale Analysis and Design (unstructured grid)	Comm., Memory bandwidth, SIMD
⑨ CCS-QCD	Lattice QCD simulation (structured grid Monte Carlo)	Comm., Memory bandwidth, Collective comm. (allreduce)

表：AICS石川裕（PL）既発表資料より引用

2. 重点課題⑨に関するコデザイン活動

- QCDコードのカーネルチューニング

- Hot Chips 28 - 2016
(Mon 8/22 Day1 9:45AM GPUs & HPCs
ARMv8-A Next Generation Vector Architecture for HPC 既発表)
- システムに合わせてチューニング

表 : AICS石川裕 (PL) 既発表資料より引用

Instruction Set Architecture



- **ARM V8 HPC Extension**

- Fujitsu is a lead partner of ARM HPC extension development
- Detailed features were announced at Hot Chips 28 - 2016
<http://www.hotchips.org/program/> SVE (Scalable Vector Extension)
Mon 8/22 Day1 9:45AM GPUs & HPCs
ARMv8-A Next Generation Vector Architecture for HPC

- **Fujitsu's inheritances**

- FMA
- Math acceleration primitives
- Inter core barrier
- Sector cache
- Hardware prefetch assist

Post-K: Fujitsu HPC CPU to Support ARM v8

Post-K fully utilizes Fujitsu's proven supercomputer microarchitecture

Fujitsu, as a "lead partner" of ARM HPC extension development, is working to realize an ARM Powered® supercomputer w/ high application performance

ARM v8 brings out the real strength of Fujitsu's microarchitecture

HPC apps acceleration feature	Post-K	FX100	FX10	K computer
FMA: Floating Multiply and Add	✓	✓	✓	✓
Math. acceleration primitives*	✓Enhanced	✓Enhanced	✓	✓
Inter core barrier	✓	✓	✓	✓
Sector cache	✓Enhanced	✓Enhanced	✓	✓
Hardware prefetch assist	✓Enhanced	✓Enhanced	✓	✓
Tofu interconnect	✓Integrated	✓Integrated	✓	✓

* Mathematical acceleration primitives include trigonometric functions, sine & cosines, and exponential function



2016/10/17

素粒子・原子核・宇宙「京からポスト
京に向けて」シンポジウム

2. 重点課題⑨に関するコデザイン活動

● H27年度： 基本設計： 基礎パラメータ

- サブ課題ABに必要な不可欠なクォークソルバーのアルゴリズムや実装方法をハードウェア・システムソフトウェアと連携し（コデザイン）、システムパラメータとアプリケーション性能の関係を調べ、性能予測を行った。これらの取り組みの過程において以下の様な提言を行い、また知見を得ることができた。
- 通信ソフトウェアに対する提言
- システムソフトウェア(OS)に対する提言
- コンパイラ最適化に対する提言
- 計算・通信ハードウェアに対する提言
- クォークソルバーのアルゴリズムや実装方法についての知見(ベクトル化・並列化・メモリデータレイアウト)
- 規則格子系の差分方程式のソルバー実装方法についての知見

● H28年度： 1月～：詳細設計①、8月～：詳細設計②

－ クォークソルバー

- キャッシュチューニングにより、カーネル性能を向上した。
- スレッドロードインバランス解消のためのノードあたりの格子サイズとループ最適化と全体ノードへのMPIプロセスマッピングの最適化の評価を行っている。
- 詳細設計②での計算機デザインに対応して上述チューニングコードの性能推定を行っている。
- 詳細設計②での計算機デザインへの提言（コデザイン）：
 - － 通信ソフトウェアと通信ハードウェアについてのコデザイン
 - － コンパイラ性能についてのコデザイン

－ 五次元ソルバー（その他のアプリケーション）：

- 上述のウィルソン型クォークソルバーのカーネル部を用いた5次元ソルバーの実装を開始

－ 核力コード（その他のアプリケーション）：

- アルゴリズム検討中

－ コデザイン報告書作成（現在NDA、チューニングガイド的なもの）

おわり

- 理研・富士通・重点課題⑨間のコデザイン活動の報告をした
- 今後徐々にアプリ開発に必要な情報が開示されていくかと思えます